

PCT

WELTORGANISATION FÜR GEISTIGES EIGENTUM
Internationales Büro



INTERNATIONALE ANMELDUNG VERÖFFENTLICHT NACH DEM VERTRAG ÜBER DIE
INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT)

(51) Internationale Patentklassifikation 7 :

H01L 21/56, 23/31

A1

(11) Internationale Veröffentlichungsnummer: WO 00/41234

(43) Internationales
Veröffentlichungsdatum: 13. Juli 2000 (13.07.00)

(21) Internationales Aktenzeichen: PCT/CH99/00620

(22) Internationales Anmeldedatum: 22. Dezember 1999
(22.12.99)

(30) Prioritätsdaten:
99810009.3 7. Januar 1999 (07.01.99) EP

(71) Anmelder: ALPHASEM AG [CH/CH]; Andhauserstrasse 64,
CH-8572 Berg (CH).

(72) Erfinder: WIRZ, Gustav; Andhauserstrasse 56, CH-8572 And-
hausen (CH). HERBST, Wolfgang; Bachgasse 6, D-78464
Konstanz/Egg (DE). RITZMANN, Heinz; Bergerwiler-
strasse 21, CH-8572 Berg (CH).

(74) Anwalt: WENGER, René; Hepp, Wenger & Ryffel AG,
Friedtalweg 5, CH-9500 Wil (CH).

(81) Bestimmungsstaaten: CR, JP, KR, MX, SG.

Veröffentlicht
Mit internationalem Recherchenbericht.

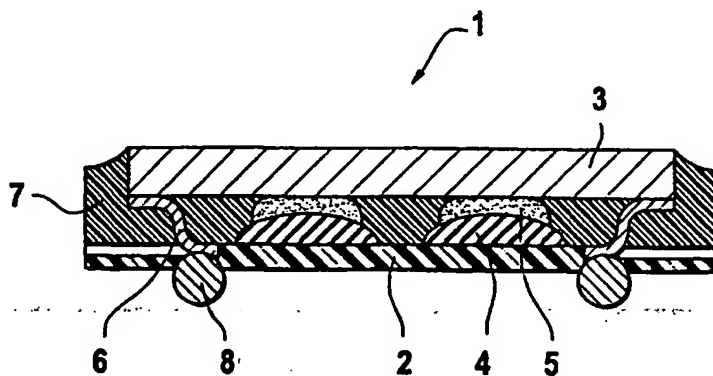
(54) Title: METHOD AND DEVICE FOR ENCAPSULATING AN ELECTRONIC COMPONENT, NOTABLY A SEMICONDUCTOR
CHIP

(54) Bezeichnung: VERFAHREN UND VORRICHTUNG ZUM VERKAPSELN EINES ELEKTRONISCHEN BAUTEILS, INSBESON-
DERE EINES HALBLEITERCHIPS

(57) Abstract

To encapsulate an electronic component, notably a semiconductor chip, the component (3) is fixed to a flat support (2) at a distance therefrom. To this end an elastomer layer (4, 9) is applied to the support which compensates for the different coefficients of thermal expansion between support and component. A buffer material and/or adhesive is applied in liquid or pasty form from a dispenser and the component is placed onto the buffer material and/or the adhesive at room temperature. Before final curing the buffer material and/or adhesive are subjected to precurving. The

component is then connected to contact points of the support by means of electric conductors. Lastly all remaining hollow spaces as well as the electric conductors are enveloped by a protective mass. Application of the buffer material and/or adhesive by means of a dispenser constitutes a considerable rationalization.



(57) Zusammenfassung

Zum Verkapseln eines elektronischen Bauteils, insbesondere eines Halbleiterchips, wird das Bauteil (3) im Abstand auf einen flächigen Träger (2) befestigt. Dazu wird auf dem Träger eine Elastomerschicht (4, 9) aufgebracht, welche die unterschiedlichen Wärmeausdehnungskoeffizienten zwischen Träger und Bauteil ausgleicht. Ein Puffermaterial und/oder ein Klebstoff wird in flüssiger oder pastöser Form aus einem Dispenser aufgetragen und das Bauteil wird bei Raumtemperatur auf das Puffermaterial und/oder den Klebstoff aufgesetzt. Vor dem endgültigen Aushärten wird das Puffermaterial und/oder der Klebstoff zuerst einer Vorhärtung unterzogen. Anschliessend wird das Bauteil mittels elektrischer Leiter mit Kontaktstellen am Träger verbunden und zuletzt erfolgt ein Umhüllen aller verbleibenden Hohlräume inklusive der elektrischen Leiter mit einer Schutzmasse. Das Auftragen des Puffermaterials und/oder des Klebstoffs mit einem Dispenser bewirkt eine erhebliche Rationalisierung.

LEDIGLICH ZUR INFORMATION

Codes zur Identifizierung von PCT-Vertragsstaaten auf den Kopfbögen der Schriften, die internationale Anmeldungen gemäss dem PCT veröffentlichen.

AL	Albanien	ES	Spanien	LS	Lesotho	SI	Slowenien
AM	Armenien	FI	Finnland	LT	Litauen	SK	Slowakei
AT	Österreich	FR	Frankreich	LU	Luxemburg	SN	Senegal
AU	Australien	GA	Gabon	LV	Lettland	SZ	Swasiland
AZ	Aserbaidschan	GB	Vereinigtes Königreich	MC	Monaco	TD	Tschad
BA	Bosnien-Herzegowina	GE	Georgien	MD	Republik Moldau	TG	Togo
BB	Barbados	GH	Ghana	MG	Madagaskar	TJ	Tadschikistan
BE	Belgien	GN	Guinea	MK	Die ehemalige jugoslawische	TM	Turkmenistan
BF	Burkina Faso	GR	Griechenland		Republik Mazedonien	TR	Türkei
BG	Bulgarien	HU	Ungarn	ML	Mali	TT	Trinidad und Tobago
BJ	Benin	IE	Irland	MN	Mongolei	UA	Ukraine
BR	Brasilien	IL	Israel	MR	Mauretanien	UG	Uganda
BY	Belarus	IS	Island	MW	Malawi	US	Vereinigte Staaten von
CA	Kanada	IT	Italien	MX	Mexiko		Amerika
CF	Zentralafrikanische Republik	JP	Japan	NE	Niger	UZ	Usbekistan
CG	Kongo	KE	Kenia	NL	Niederlande	VN	Vietnam
CH	Schweiz	KG	Kirgisistan	NO	Norwegen	YU	Jugoslawien
CI	Côte d'Ivoire	KP	Demokratische Volksrepublik	NZ	Neuseeland	ZW	Zimbabwe
CM	Kamerun		Korea	PL	Polen		
CN	China	KR	Republik Korea	PT	Portugal		
CU	Kuba	KZ	Kasachstan	RO	Rumänien		
CZ	Tschechische Republik	LC	St. Lucia	RU	Russische Föderation		
DE	Deutschland	LI	Liechtenstein	SD	Sudan		
DK	Dänemark	LK	Sri Lanka	SE	Schweden		
EE	Estland	LR	Liberia	SG	Singapur		

Alphasem

Verfahren und Vorrichtung zum Verkapseln eines elektronischen Bauteils, insbesondere eines Halbleiterchips

Die Erfindung betrifft ein Verfahren zum Verkapseln eines elektronischen Bauteils, insbesondere eines Halbleiterchips, gemäss dem Oberbegriff von Anspruch 1. Derartige Verfahren erlauben die Herstellung sogenannter Chip-Scale-Packages (CSP), bei denen das fertige mit Anschlussteilen versehene Halbleiterelement nur unwesentlich grösser ist als der rohe Siliciumchip.

Die Grundidee besteht dabei darin, dass zwischen dem Träger und dem Bauteil eine Puffermasse, beispielsweise aus einem Silikon Elastomer angeordnet wird, welche die unterschiedlichen Längenausdehnungskoeffizienten der Werkstoffe kompensiert. Damit stehen auch die Lötverbindungen des eingebauten Halbleiterchips bei Erwärmung nur unter geringer Beanspruchung. Die Lebensdauer und Zuverlässigkeit derartiger Chip-Scale-Packages ist daher verhältnismässig hoch. Bekannte Herstellungsverfahren sind beispielsweise beschrieben in "Semiconductor International", November 1997, Seite 48, oder in US A-5-659-952 oder US-A-5-679-977. Trotz der verbesserten Eigenschaften des Endproduktes, sind die bekannten Verfahren aber noch relativ aufwendig und erlauben keine rationelle Fertigung. Es sind insbesondere zahlreiche Einzelschritte mit einem vergleichsweise hohen apparativen Aufwand erforderlich. Es ist daher eine Aufgabe der Erfindung, ein Verfahren der Eingangs genannten Art zu schaffen, bei dem weniger Prozessschritte erforderlich sind. Ausserdem soll beim Platzieren des Bauteils auf mechanische Anlageteile und/oder auf das Bauteil selbst keine unnötige Wärmeeinwirkung erfolgen, weil mikromechanische Prozesse unter gleichzeitiger Wärmeeinwirkung nur schwer zu handhaben sind.

- 2 -

Diese Aufgabe wird erfindungsgemäss mit einem Verfahren gelöst, das die Merkmale im Anspruch 1 aufweist. Das Puffermaterial und/oder ein Klebstoff wird dabei in flüssiger oder pastöser Form aus einem Dispenser aufgetragen. Damit kann zumindest ein bisher erforderlicher Arbeitsschritt eingespart werden, nämlich das Aufdrucken eines Klebstoffes in einem Schablonendruckverfahren. Das Bauteil selbst wird bei Raumtemperatur auf das Puffermaterial und/oder auf den Klebstoff aufgesetzt und nicht wie bisher im aufgeheizten Zustand. Unter dem Begriff "Raumtemperatur" wird dabei eine Temperatur verstanden, die in Arbeitsräumen entsprechend der geltenden Normen in der Klimatechnik herrscht und die etwa im Temperaturspektrum von 10°C bis 45°C, vorzugsweise von 16°C bis 26°C angesiedelt ist. Damit wird der Durchsatz pro Zeiteinheit verbessert, weil keine Aufheizzeit für das Bauteil eingeplant werden muss. Mechanische Anlagenteile und/oder Messinstrumente werden nicht durch Wärmeeinwirkung beeinträchtigt.

Nach dem Aufsetzen des Bauteils kann das Puffermaterial und/oder der Klebstoff einer Vorhärtung und/oder einer Aushärtung unterzogen werden und zwar vorteilhaft auf der gleichen Anlage wie das Aufsetzen des Bauteils. Dadurch wird auf besonders vorteilhafte Weise der Umstand ausgenützt, dass bei den hier eingesetzten Klebstoffen das Zusammenfügen der zu verbindenden Teile und das Härten des Klebstoffes nicht zwingend zusammenfallen müssen. Durch die zeitliche Trennung kann das Vorhärten und/oder das Aushärten in einem Anlagenbereich erfolgen, bei dem Wärmeentwicklung weniger problematisch ist. Nach dem Vorhärten oder Aushärten können die verbundenen Einheiten ohne Risiko einer gegenseitigen Verschiebung von Träger und Bauteil zu beliebigen anderen Arbeitsstationen transportiert werden.

Eine wesentliche Prozessvereinfachung kann erreicht werden, indem zuerst mehrere Puffernocken in einem Schablonendruckverfahren befestigt werden, die Puffernocken ausgehärtet

- 3 -

werden und vor dem Aufsetzen des Bauteils mit dem Dispenser auf und/oder neben mehreren Puffernocken Klebstoff aufgetragen wird. Bei diesem Verfahren können bestehende Schablonendrucker für das Auftragen der Puffernocken (Nubbins) verwendet werden. Dagegen erfolgt der Auftrag des Klebstoffs auf erheblich einfachere Weise mit dem Dispenser. Vorteilhaft wird gleichzeitig aus mehreren Dispenseröffnungen Klebstoff aufgetragen. Denkbar wäre unter Umständen aber auch ein Dispenser, der in rascher Folge hintereinander eine Gruppe von Puffernocken mit einem Klebstoff beschichtet.

Bei geeigneter Materialwahl können mit dem Dispenser aber auch die Puffernocken selbst auf den Träger abgesetzt und befestigt werden. Anschliessend kann jeder Puffernocken mit einer Klebstoffschicht versehen werden. Dies kann entweder mit einem separaten Dispenser oder mit dem gleichen Dispenser erfolgen.

Eine weitere wesentliche Vereinfachung des Prozesses kann schliesslich dadurch erreicht werden, dass mit dem Dispenser auf den Träger ein Klebstoff aufgetragen wird, der gleichzeitig als Puffermaterial dient. Damit entfällt die Aufteilung in zwei separate Werkstoffe, was den Prozess insgesamt vereinfacht. Der Klebstoff kann dabei in der Form einzelner Pufferkörper aufgetragen werden, welche nach dem Aufsetzen des Bauteils vereinzelt bleiben. Die Zwischenräume werden dabei später zusammen mit der Umhüllung der Verdrahtungsstellen mit einer Schutzmasse ausgefüllt. Alternativ ist es aber auch denkbar, dass der Klebstoff mit dem Dispenser als Klebstoffmuster aufgetragen wird, das sich nach dem Aufsetzen des Bauteils zu einer homogenen Schicht verbindet. Dadurch werden Lufteinschlüsse verhindert und ein nachträgliches Ausfüllen der Zwischenräume ist nicht mehr nötig. Derartige Klebstoffmuster sind in der Halbleiter-Verkaspelungstechnik bereits bekannt.

- 4 -

Weitere Vorteile können erreicht werden, wenn das Auftragen des Puffermaterials und/oder des Klebstoffs mit dem Dispenser unmittelbar vor dem Aufsetzen des Bauteils auf der gleichen Maschine erfolgt. Vorteilhaft wird dabei auch der Träger auf dem gleichen Transportsystem am Dispenser und an der Aufsetzvorrichtung für das Bauteil vorbeigeführt. Einerseits können dabei die beiden Arbeitsschritte exakt aufeinander abgestimmt werden und die Trockenzeit kann besser kontrolliert werden. In der gleichen Maschine und auf dem gleichen Transportsystem ist ein ruckfreier und sanfter Transport möglich, wodurch die Gefahr einer unbeabsichtigten Verschiebung des Bauteils aus der Soll-Lage stark reduziert wird. Vor dem Aufsetzen wird das Bauteil vorteilhaft lagemässig justiert.

Eine Verbesserung der Planarität von Bauteil und Träger kann dadurch erreicht werden, dass der Träger wenigstens beim Aufsetzen des Bauteils mittels Unterdruck auf einer Auflagefläche fixiert wird.

Zur Verbesserung der Fertigungsrationaltät werden vorteilhaft auf dem gleichen Träger Gruppen von Bauteilen befestigt. Dazu werden jeweils mehrere Bauteile nacheinander zu einer Gruppe abgesetzt. Die ganze Gruppe kann dann gleichzeitig einem Anpressdruck und/oder einer Wärmebehandlung ausgesetzt werden. Dieses gruppenweise Anpressen und/oder Heizen kann auch bei alternativen Verkapselungsprozessen eingesetzt werden, bei denen das Bauteil nicht bei Raumtemperatur abgesetzt wird. Die gleichzeitige Bearbeitung der Bauteile kann über gemeinsam betätigte Einzelwerkzeuge erfolgen, wie z.B. einzelne Anpressstempel, welche aber gleichzeitig betätigt werden. Alternativ kann es sich aber auch um ein gemeinsames Werkzeug handeln, das die ganze Gruppe gleichzeitig beaufschlagt, wie z.B. ein gemeinsamer Pressstempel von entsprechender Grösse.

Die Erfindung betrifft auch eine Vorrichtung zur Durchführung

- 5 -

des beschriebenen Verfahrens, welche durch die Merkmale im Anspruch 15 gekennzeichnet ist. Mit geringfügigen baulichen Adaptionen können dabei vorteilhaft bekannte Bestückungsautomaten (Die bonder) eingesetzt werden, wie sie z.B. durch die WO 97/32460 bekannt geworden sind.

Die Dispenserstation kann einen Dispenser mit mehreren Ausgabeöffnungen oder aber einen Dispenser mit wenigstens einer beweglichen Dispenseröffnung aufweisen, mit dessen Hilfe durch gleichzeitige Bewegung und Abgabe des Mittels ein bestimmtes Muster gezeichnet werden kann.

Eine besonders kompakte Fertigungseinheit kann erzielt werden, wenn in Transportrichtung nach der Aufsetzstation eine Vorhärtestation und/oder eine Aushärtestation angeordnet ist, in welcher die aus Träger und Bauteil bestehende Einheit mittels elektromagnetischer Strahlen, insbesondere mittels Infrarotstrahlen oder Ultraviolettstrahlen beaufschlagbar ist. Die Halbleiterbauteile können diese Vorhärtestation oder Aushärtestation im gleichen Arbeitstakt durchlaufen wie die Dispenserstation und die Aufsetzstation.

Weitere Vorteile und Einzelmerkmale der Erfindung ergeben sich aus der nachfolgenden Beschreibung und aus den Zeichnungen. Es zeigen

Figur 1 einen Querschnitt durch ein Chip-Scale-Package mit einzelnen Puffernocken,

Figur 2 einen Querschnitt durch ein Chip-Scale-Package mit einer homogenen Pufferschicht,

Figur 3 ein erstes Herstellungsverfahren in schematischen Einzeldarstellungen,

Figur 4 ein zweites Herstellungsverfahren in schemati-

- 6 -

schen Einzeldarstellungen,

- Figur 5 eine Draufsicht auf einen Träger mit einer Gruppe von Absetzpositionen für Bauteile,
- Figur 6 eine schematische Darstellung eines Nadeldispensers mit mehreren Abgabeöffnungen,
- Figur 7 stark vergrösserte Puffernocken mit Klebstoffschicht in Seitenansicht,
- Figur 8 die schematische Darstellung einer Justierstation,
- Figur 9 die schematische Darstellung einer Aufsetzstation, und
- Figur 10 eine schematische Darstellung eines Aufsetzvorgangs.

Anhand der Figuren 1 und 2 wird zunächst der prinzipielle Aufbau eines Chip-Scale-Package 1 in zwei unterschiedlichen Varianten beschrieben. Beim Ausführungsbeispiel gemäss Figur 1 ist ein vorzugsweise flexibler Träger 2 aus Kunststoffmaterial, z.B. Polyimidfolie mit einer Mehrzahl von Puffernocken 4 versehen. Diese bestehen beispielsweise aus einem Silikon Elastomer. Auf diesen Puffernocken ist mit Hilfe eines Klebstoffs 5 ein Siliciumchip 3 befestigt. Auf der freibleibenden Rückseite des Trägers 2 sind Kontaktstellen in der Form von Lötkegeln 8 angeordnet. Diese sind über elektrische Leiter 6 mit dem Chip 3 verdrahtet. Sämtliche Hohlräume zwischen den Puffernocken 4 sowie der Bereich um die elektrischen Leiter 6 sind mit einer Schutzmasse 7 beispielsweise aus Kunststoffmaterial ausgefüllt. Das Anbringen und Verbinden der elektrischen Leiter, das Befestigen der Lötkegeln und auch das Ausfüllen der

- 7 -

Zwischenräume ist dem Fachmann an sich bereits bekannt und wird im Folgenden nicht mehr näher beschrieben. Es wird in diesem Zusammenhang hingewiesen auf Lawing, "Preventing voids in µBGA packages", in Chip Scale Review März 1998.

Brauchbare Silikon Elastomere werden beispielsweise von der Firma Dow Corning, Midland, Michigan USA hergestellt, nämlich unter der Bezeichnung Dow Corning 7910 für den Klebstoff, Dow Corning 6910 für das Puffermaterial und Dow Corning 6811 für die Schutzmasse.

Beim Ausführungsbeispiel gemäss Figur 2 unterscheidet sich das Chip-Scale-Package 1 von aussen praktisch nicht von demjenigen gemäss Figur 1. Anstelle von einzelnen Puffernocken übernimmt jedoch eine homogene Klebstoffschicht 9 die Funktion des Puffermaterials und des Abstandhalters. Nach dem Verbinden der elektrischen Leiter 6 müssen diese nur noch im Aussenbereich mit der Schutzmasse 7 verkapselt werden. Die Gefahr von schädlichen Einflüssen von Feuchtigkeit wird dadurch stark reduziert.

Das in Figur 3 schematisch dargestellte Herstellungsverfahren zeigt die wesentlichen Arbeitsstationen, deren Funktion anschliessend erläutert wird. In Figur 3a werden an einer Druckstation mit Hilfe eines Schablonendruckverfahrens einzelne Puffernocken auf den Träger 2 aufgedruckt. Zu diesem Zweck wird eine Schablone 18 gegen den Träger gepresst, welche mit Öffnungen 21 versehen ist. Eine Puffermasse 20 wird mit einem Rakel 19 in die Öffnungen gepresst, wodurch die einzelnen Puffernocken gebildet werden.

Die frisch geformten Puffernocken 4 werden gemäss Figur 3b an einer ersten Härtestation 11 mit einer Wärmequelle 22 ausgehärtet.

Ein derart vorbereiteter Träger 2 gelangt jetzt auf einem Transportsystem 27 in eine Maschine 26, in welcher nebenein-

- 8 -

ander eine Dispenserstation 12, eine Aufsetzstation 13 und gegebenenfalls auch noch eine Vorhärtestation 14 und/oder eine Aushärtestation 15 angeordnet sind. An der Dispenserstation 12 gemäss Figur 3c wird mit einem Nadeldispenser 23 aus mehreren Röhrchen 24 gleichzeitig ein Klebstoff 5 auf jedem Puffernocken 4 abgesetzt. Dabei wird ein Klebstoff gewählt, mit dessen Hilfe bei Raumtemperatur geklebt werden kann.

An der Aufsetzstation 13 gemäss Figur 3d wird der Chip 3 mit einem Aufsetzkopf 25 auf die beschichteten Puffernocken 4 abgesetzt. Nach einem ruckfreien schonenden Weitertransport zur Vorhärtestation 14 gemäss Figur 3e erfolgt eine Vorhärtung, vorzugsweise mit Hilfe von Infrarotstrahlern 28, welche den Träger 2 von oben bestrahlen.

Erst nach dieser Vorhärtung wird gemäss Figur 3f die ganze Einheit an einer Härtestation 15 mit einem Ofen 29 mit einer Temperatur von beispielsweise 150°C ausgehärtet.

Anstelle der Vorhärtestation könnte aber auch unmittelbar die endgültige Aushärtestation treten. Beide Stationen, also die Vorhärtestation und/oder die Aushärtestation könnten in bestimmten Fällen auch separate Anlagenteile sein, die nicht mit dem gleichen Transportsystem durchlaufen werden können.

Anschliessend werden gemäss Figur 3g an einer Verbindungsstation 16 die elektrischen Leiter 6 mit einem Verbindungswerkzeug 30 an den Chip 3 angeschlossen. Dieser Prozess (Lead bonding) ist dem Fachmann an sich bereits bekannt.

Schliesslich erfolgt gemäss Figur 3h das Verkapseln der ganzen Einheit mit einer Schutzmasse 7 die aus einem Füllwerkzeug 31 abgegeben wird. Dabei werden die Hohlräume zwischen den einzelnen Puffernocken 4 und auch die Verdrahtungen ausgefüllt bzw. umhüllt.

- 9 -

Das Herstellungsverfahren gemäss Figur 4 arbeitet ohne die Bildung von Puffernocken. Dagegen wird an der Dispenserstation 12 gemäss Figur 5a ein Klebstoff 9 auf den Träger 2 aufgetragen, der gleichzeitig die Funktion einer Puffermasse übernimmt. Der Auftrag erfolgt mit Hilfe eines Bewegungsdispensers 34, der aus einer Einfachnadel 35 ein bestimmtes Klebstoffmuster, beispielsweise ein Kreuz oder einen Stern auf den Träger 2 zeichnen kann.

Anstelle eines linienförmigen Musters könnten auch einzelne Flächen aufgetragen werden. Anstelle einer Einfachnadel könnte auch ein Werkzeug mit Mehrfachöffnungen eingesetzt werden.

An der Aufsetzstation 13 wird der Chip auf den Klebstoff 9 aufgesetzt und mit einer geringen Kraft gegen den Träger 2 gepresst, sodass das vorher gezeichnete Klebstoffmuster unter Verdrängung der Luft eine homogene Schicht bildet.

Vorhärtung und/oder Aushärtung erfolgen wiederum auf die gleiche Weise wie beim vorhergehenden Ausführungsbeispiel. Auch die Verdrahtung an der Station 16 ist gleich.

An der Verkapselungsstation 17 wird zwar ebenfalls eine Schutzmasse 7 ausgestossen. Diese muss aber nur noch die elektrischen Leiter 6 und die Seitenkanten des Chips 3 umhüllen. Falls die Pufferschicht nicht homogen ist, sondern in einzelne Abschnitte unterteilt ist, müssen allerdings an der Verkapselungsstation 17 auch diese Hohlräume ausgefüllt werden. Schliesslich sei auch noch darauf hingewiesen, dass die Verdrahtungsstelle nicht zwingend im äusseren Bereich der Bauteile 3 angeordnet sein müssen. Auch eine Verdrahtung innerhalb der Fläche der Bauteile ist in der Praxis möglich.

Figur 5 veranschaulicht die Anordnung einer Gruppe von Ab-

- 10 -

setzpositionen auf einem Träger 2. Jede Position ist mit einer Mehrzahl von Puffernocken 4 versehen. Ein derartiges Feld von Puffernocken wird jeweils mit dem Nadeldispenser gemäss Figur 6 oder auf andere Weise gleichzeitig mit Klebstoff 5 beschichtet.

Figur 7 veranschaulicht die Grössenverhältnisse beispielsweise an den Puffernocken. Demnach beträgt der Durchmesser a im Ansatzbereich beispielsweise 450 μm und die maximale Höhe b liegt bei 150 μm . Die Klebstoffschicht 5 hat einen maximalen Durchmesser von ca. 350 bis 450 μm , ist also vorzugsweise etwas kleiner als die Fläche des Puffernockens.

Figur 8 zeigt schematisch eine Justierstation 36, die unmittelbar an der Aufsetzstation 13 eingesetzt werden kann. Dabei wird mit Hilfe einer Justieroptik 37 der Chip 3 exakt auf den darunterliegenden Träger 2 ausgerichtet, bevor oder nachdem er abgesetzt wird.

Figur 9 zeigt schematisch die Drehbewegung eines Chips 3, zwischen der Wegnahme vom Wafer 38 und dem Aufsetzen auf den Träger. Ein Aufnahmearm 40 bewegt den Chip vom Wafer 38 zu einen Drehhalter 39. Dort wird der Chip gewendet und im nächsten Arbeitstakt von einem Abgabearm 41 wieder aufgenommen und mit der Rückseite gegen den Träger wieder abgelegt.

Figur 10 zeigt schematisch, wie beim Absetzen des Chips 3 an der Aufsetzstation der Träger 2 mittels Unterdruck auf einer Unterdruckauflage 42 fixiert werden kann. Die Unterdruckauflage ist mit Öffnungen versehen, welche zu einer Unterdruckkammer führen. Dort herrscht ein unter dem Atmosphärendruck liegender Druck.

Patentansprüche

1. Verfahren zum Verkapseln eines elektronischen Bauteils (3), insbesondere eines Halbleiterchips, bei dem das Bauteil im Abstand auf einem flächigen Träger (2) befestigt wird, wobei auf den Träger zuerst ein elastisches Puffermaterial (4, 9) aufgebracht wird, das Bauteil (3) nach dem Aufsetzen auf das Puffermaterial mittel elektrischer Leiter (6) an Kontaktstellen (8) am Träger angeschlossen wird und zuletzt wenigstens die elektrischen Leiter mit einer Schutzmasse (7) umhüllt werden, dadurch gekennzeichnet, dass
 - das Puffermaterial (4, 9) und/oder ein Klebstoff (5) in flüssiger oder pastöser Form aus einem Dispenser (23, 32, 34) aufgetragen wird,
 - und das Bauteil (3) bei Raumtemperatur auf das Puffermaterial und/oder den Klebstoff aufgesetzt wird,
2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, dass nach dem Aufsetzen des Bauteils das Puffermaterial und/oder der Klebstoff einer Vorhärtung und/oder einer Aushärtung unterzogen wird.
3. Verfahren nach Anspruch 1 oder 2, dadurch gekennzeichnet, dass zuerst mehrere Puffernocken (4) in einem Schablonendruckverfahren auf dem Träger (2) befestigt werden, dass die Puffernocken ausgehärtet werden und dass vor dem Aufsetzen des Bauteils (3) mit dem Dispenser auf und/oder neben mehreren Puffernocken Klebstoff (5) aufgetragen wird.
4. Verfahren nach Anspruch 3, dadurch gekennzeichnet, dass gleichzeitig aus mehreren Dispenseröffnungen

- 12 -

Klebstoff aufgetragen wird.

5. Verfahren nach Anspruch 1, dadurch gekennzeichnet, dass mit dem Dispenser auf den Träger (2) ein Klebstoff (9) aufgetragen wird, der gleichzeitig als Puffermaterial dient.
6. Verfahren nach Anspruch 5, dadurch gekennzeichnet, dass der Klebstoff mit dem Dispenser in der Form einzelner Pufferkörper aufgetragen wird, welche nach dem Aufsetzen des Bauteils vereinzelt bleiben.
7. Verfahren nach Anspruch 5, dadurch gekennzeichnet, dass der Klebstoff mit dem Dispenser als Klebstoffmuster aufgetragen wird, das sich nach dem Aufsetzen des Bauteils zu einer homogenen Schicht verbindet.
8. Verfahren nach einem der Ansprüche 1 bis 7, dadurch gekennzeichnet, dass das Auftragen des Puffermaterials und/oder des Klebstoffs mit dem Dispenser unmittelbar vor dem Aufsetzen des Bauteils (3) und auf der gleichen Maschine (26) erfolgt.
9. Verfahren nach einem der Ansprüche 1 bis 8, dadurch gekennzeichnet, dass der Träger (2) auf dem gleichen Transportsystem (27) am Dispenser und an der Aufsetzvorrichtung für das Bauteil vorbeigeführt wird.
10. Verfahren nach Anspruch 9, dadurch gekennzeichnet, dass der Träger (2) mit dem aufgesetzten Bauteil (3) auf dem gleichen Transportsystem (27) zu einer Vorhärtestation (14) und/oder zu einer Aushärtestation (15) bewegt wird.
11. Verfahren nach Anspruch 9 oder 10, dadurch gekennzeichnet, dass der Träger (2) wenigstens beim Auf-

- 13 -

setzen des Bauteils (3) mittels Unterdruck auf einer Auflagefläche (42) fixiert wird.

12. Verfahren nach einem der Ansprüche 1 bis 11, dadurch gekennzeichnet, dass das Bauteil vor dem Aufsetzen auf das Puffermaterial und/oder den Klebstoff bei Raumtemperatur lagemässig justiert wird.
13. Verfahren, insbesondere nach einem der Ansprüche 1 bis 12, bei dem auf dem gleichen Träger Gruppen von Bauteilen befestigt werden, dadurch gekennzeichnet, dass jeweils mehrere Bauteile nacheinander zu einer Gruppe abgesetzt werden und dass die ganze Gruppe gleichzeitig einem Anpressdruck und/oder einer Wärmebehandlung ausgesetzt wird.
14. Verfahren nach Anspruch 13, dadurch gekennzeichnet, dass die gleichzeitige Bearbeitung der Gruppe mit gleichzeitig betätigten Einzelwerkzeugen oder mit einem gemeinsamen Werkzeug erfolgt.
15. Vorrichtung zur Durchführung des Verfahrens, nach einem der Ansprüche 1 bis 11, gekennzeichnet durch eine Dispenserstation (12) für die gesteuerte Abgabe eines flüssigen oder pastösen Mittels und eine Aufsetzstation (13) für das Platzieren eines elektronischen Bauteils (3) auf einem Träger (2), wobei die Dispenserstation und die Aufsetzstation auf einem gemeinsamen Transportmittel (27) durchlaufbar sind und sich die Aufsetzstation (13) in Transportrichtung an die Dispenserstation anschliesst.
16. Vorrichtung nach Anspruch 15, dadurch gekennzeichnet, dass die Dispenserstation (12) einen Dispenser (23) mit mehreren Ausgabeöffnungen (24) aufweist.

- 14 -

17. Vorrichtung nach Anspruch 15, dadurch gekennzeichnet, dass die Dispenserstation (12) einen Dispenser (34) mit wenigstens einer Dispenseröffnung (35) aufweist, welche während der Abgabe des Mittels relativ zum Träger und in einer Ebene parallel zum Träger verschiebbar ist.
18. Vorrichtung nach einem der Ansprüche 15 bis 17, dadurch gekennzeichnet, dass in Transportrichtung nach der Aufsetzstation eine Vorhärtestation (14) und/oder eine Aushärtestation (15) angeordnet ist, in der die aus Träger (2) und Bauteil (3) bestehende Einheit mittels elektromagnetischer Strahlen, insbesondere mittels IR-Strahlen oder UV-Strahlen beaufschlagbar ist.
19. Verkapseltes elektronisches Bauteil, insbesondere Halbleiterchip, hergestellt nach dem Verfahren gemäss einem der Ansprüche 1 bis 14.
20. Bauteil nach Anspruch 19, dadurch gekennzeichnet, dass zwischen dem Träger (2) und dem Bauteil (3) ein Puffermaterial homogen verteilt ist und dass die elektrischen Leiter (6) mit einer Schutzmasse (7) umhüllt sind, welche sich an das Puffermaterial anschliesst.

1/5

Fig. 1

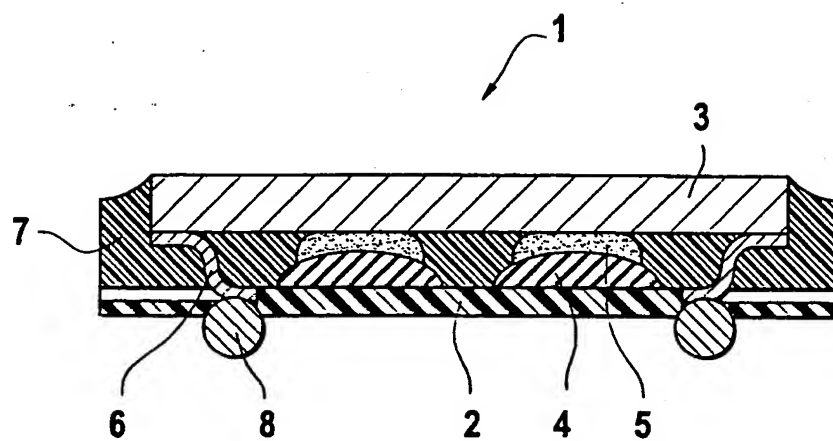
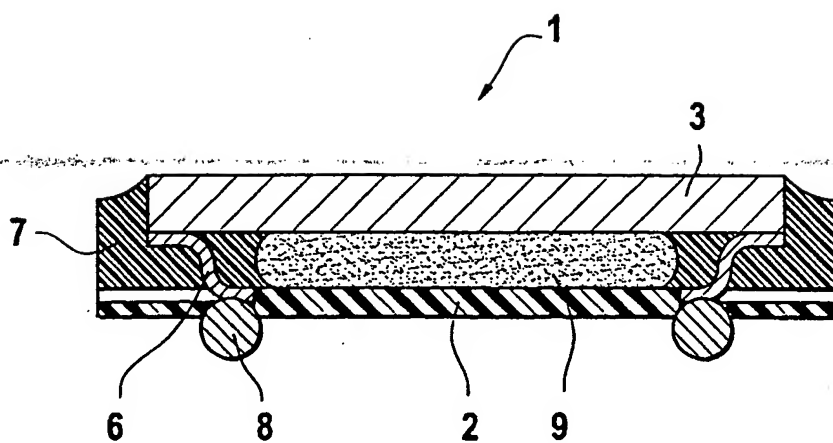


Fig. 2



2/5

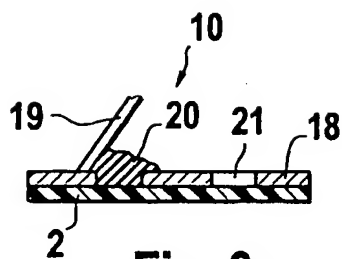


Fig. 3a

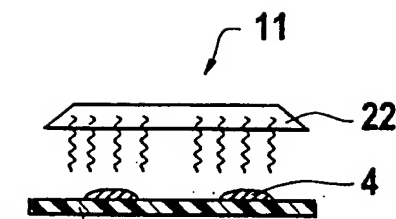


Fig. 3b

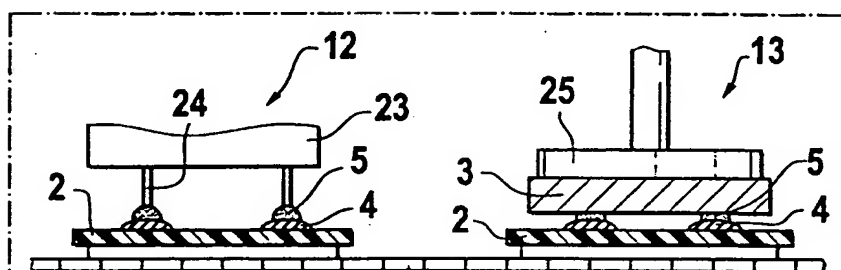


Fig. 3c

Fig. 3d

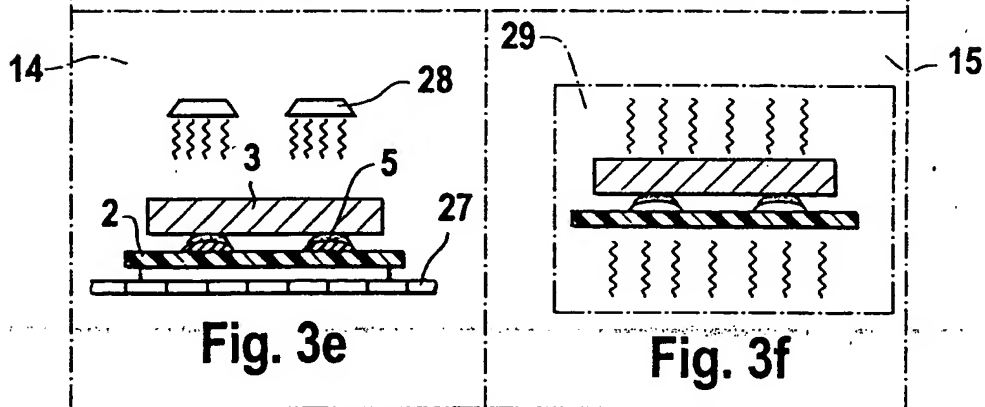


Fig. 3e

Fig. 3f

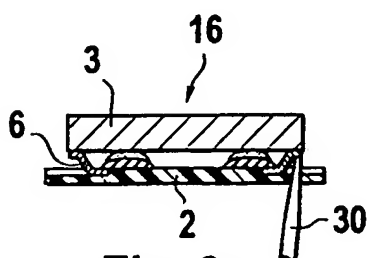


Fig. 3g

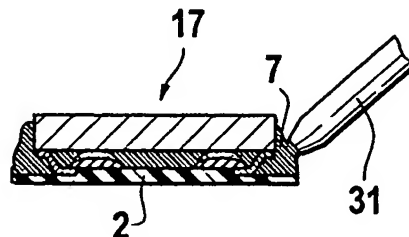
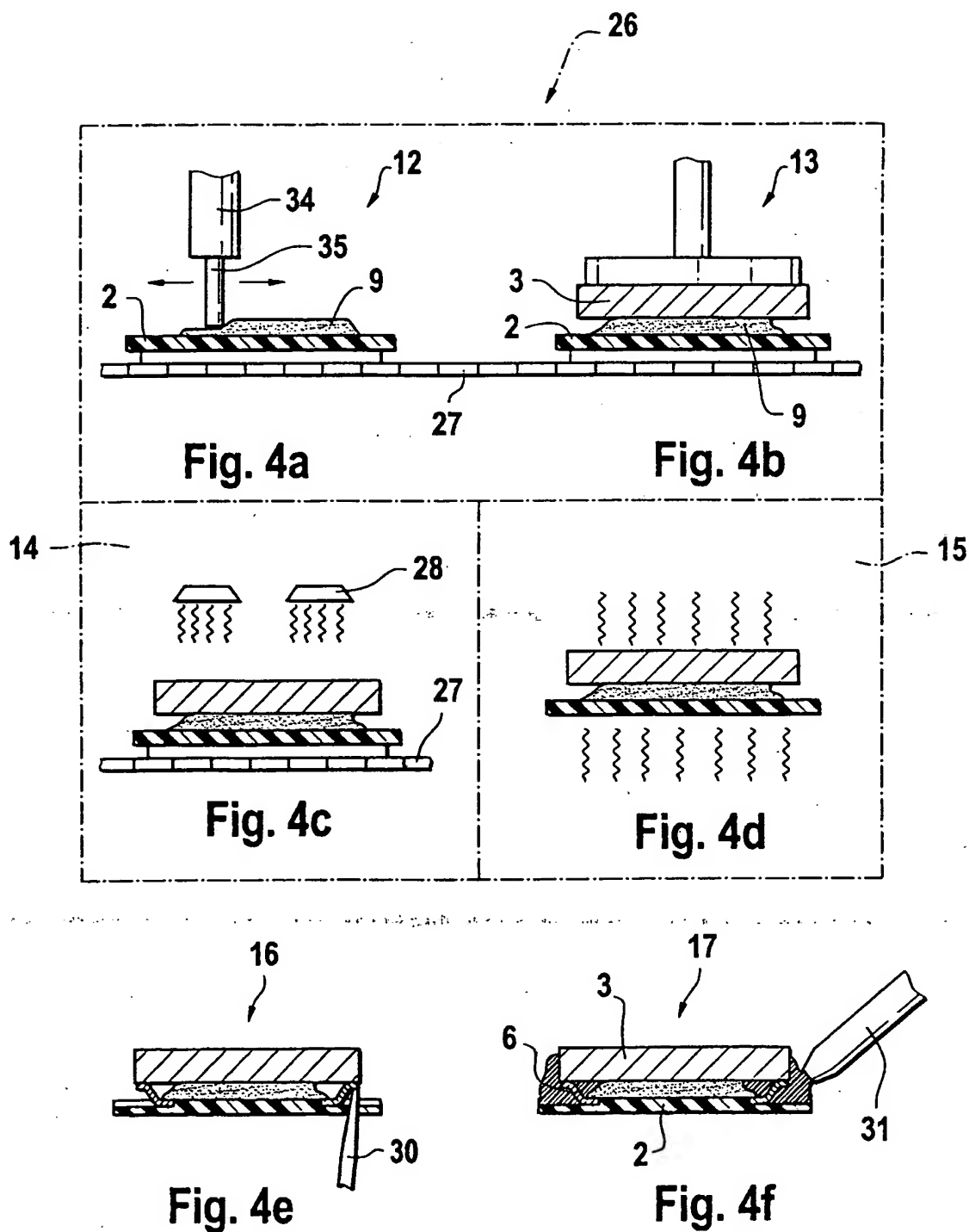


Fig. 3h

3 / 5



4/5

Fig. 5

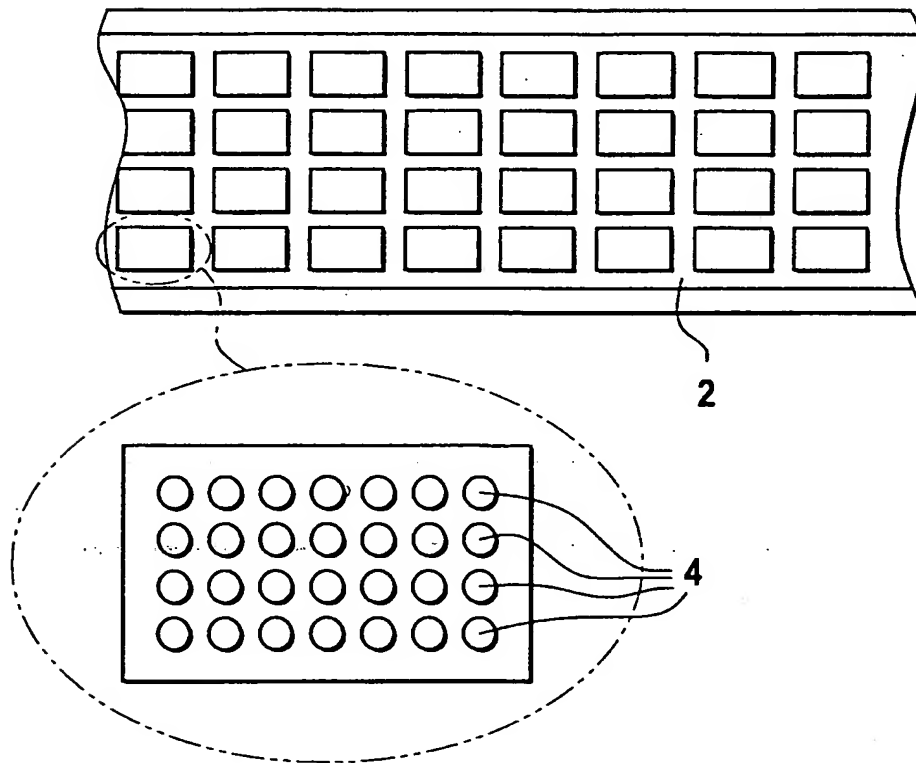
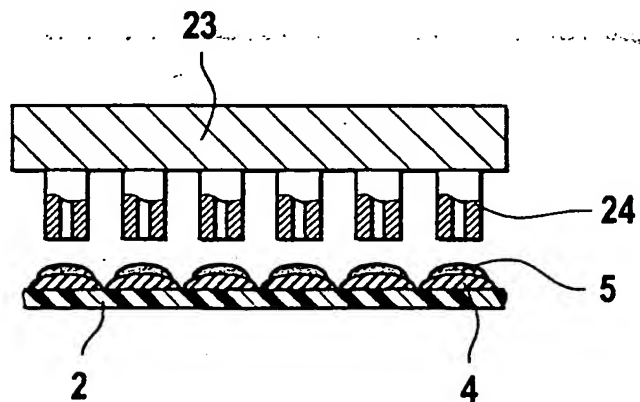


Fig. 6



5/5

Fig. 7

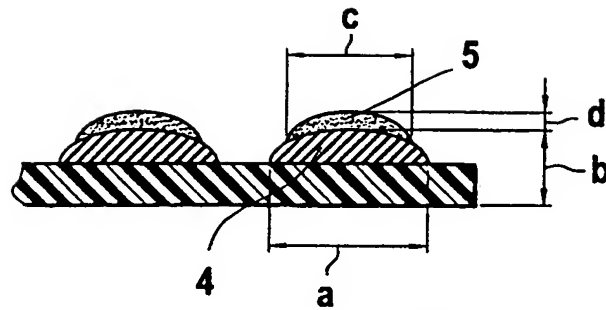


Fig. 8

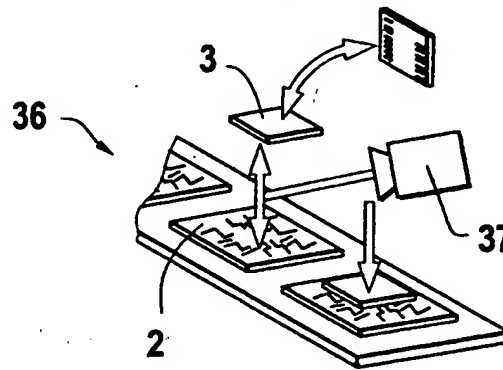


Fig. 9

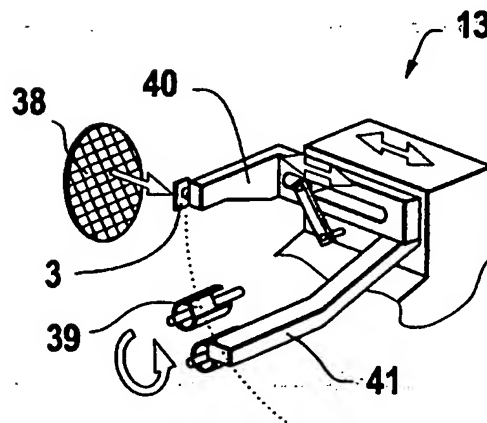
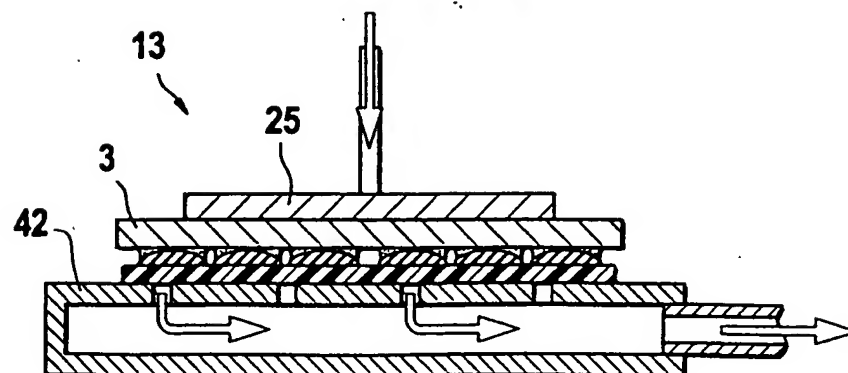


Fig. 10



INTERNATIONAL SEARCH REPORT

Int. Appl. No.

PCT/CH 99/00620

A. CLASSIFICATION OF SUBJECT MATTER
 IPC 7 H01L21/56 H01L23/31

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC 7 H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 5 659 952 A (KOVAC ZLATA ET AL) 26 August 1997 (1997-08-26) cited in the application	1-3,5, 19,20
A	column 4, line 49 -column 7, line 14; figures 1,2,3A-3B	1
X	WO 97 33312 A (TESSERA INC) 12 September 1997 (1997-09-12)	1,3,19, 20
A	page 12, line 13 -page 14, line 2; claims 1,12,35,36; figures 6A-6G,7A-7G	15
X	EP 0 886 313 A (SHINKO ELEC IND) 23 December 1998 (1998-12-23)	1,5,19, 20
A	page 4, column 5, line 35 -page 5, column 8, line 6; figures 1,2A-2D,10 page 7, column 12, line 19 - line 30	3
	-/-	

☒ Further documents are listed in the continuation of box C.

☒ Patent family members are listed in annex.

* Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance,

"E" earlier document but published on or after the international filing date

"L" document which may throw doubt on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.

"Z" document member of the same patent family

Date of the actual completion of the international search

14 March 2000

Date of mailing of the international search report

24/03/2000

Name and mailing address of the ISA

European Patent Office, P.B. 5618 Patentlaan 2
 NL - 2280 HV Rijswijk
 Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,
 Fac. (+31-70) 340-3018

Authorized officer

Zeisler, P

INTERNATIONAL SEARCH REPORT

International Application No

PCT/CH 99/00620

C. (Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
P, X	EP 0 898 305 A (OKI ELECTRIC IND CO LTD) 24 February 1999 (1999-02-24) the whole document	1, 5, 19, 20
A	MITCHELL C: "Advancements in CSP encapsulation: Process and material", PAN PACIFIC MICROELECTRONICS SYMPOSIUM. PROCEEDINGS OF THE TECHNICAL PROGRAM, PROCEEDINGS OF PAN PACIFIC MICROELECTRONICS SYMPOSIUM, KONA, HI, USA, 10-13 FEB. 1998, 1998, EDINA, MN, USA, SURFACE MOUNT TECHNOL. ASSOC, USA, PAGE(S) 137 - 140 XP002107244 the whole document	1, 19, 20

INTERNATIONAL SEARCH REPORT
Information on patent family members

International Application No
PCT/CH 99/00620

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 5659952 A	26-08-1997	AU 3592895 A	09-04-1996
		EP 0800754 A	15-10-1997
		JP 10506236 T	16-06-1998
		WO 9609746 A	28-03-1996
		US 5915170 A	22-06-1999
		US 5706174 A	06-01-1998
		US 6012224 A	11-01-2000
WO 9733312 A	12-09-1997	US 5834339 A	10-11-1998
		US 5776796 A	07-07-1998
		AU 2063097 A	22-09-1998
EP 0886313 A	23-12-1998	WO 9825302 A	11-06-1998
		JP 10223805 A	21-08-1998
EP 0898305 A	24-02-1999	JP 11067834 A	09-03-1999

INTERNATIONALER RECHERCHENBERICHT

Int. .onales Aktenzeichen

PCT/CH 99/00620

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES

IPK 7 H01L21/56 H01L23/31

Nach der Internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK

B. RECHERCHIERTE GEBIETE

Recherchierte Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)

IPK 7 H01L

Recherchierte aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der Internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	US 5 659 952 A (KOVAC ZLATA ET AL) 26. August 1997 (1997-08-26) in der Anmeldung erwähnt	1-3,5, 19,20
A	Spalte 4, Zeile 49 - Spalte 7, Zeile 14; Abbildungen 1,2,3A-3B	1
X	WO 97 33312 A (TESSERA INC) 12. September 1997 (1997-09-12)	1,3,19, 20
A	Seite 12, Zeile 13 - Seite 14, Zeile 2; Ansprüche 1,12,35,36; Abbildungen 6A-6G,7A-7G	15
X	EP 0 886 313 A (SHINKO ELEC IND) 23. Dezember 1998 (1998-12-23)	1,5,19, 20
A	Seite 4, Spalte 5, Zeile 35 - Seite 5, Spalte 8, Zeile 6; Abbildungen 1,2A-2D,10 Seite 7, Spalte 12, Zeile 19 - Zeile 30	3
	-/-	

☒ Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen

☒ Siehe Anhang Patentfamilie

* Besondere Kategorien von angegebenen Veröffentlichungen :

"A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

"E" älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

"L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

"O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

"P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

"T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis der der Erfindung zugrundeliegenden Prinzipie oder der ihr zugrundeliegenden Theorie angegeben ist

"X" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfindeterischer Tätigkeit beruhend betrachtet werden

"Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfindeterischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

"a" Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der Internationalen Recherche

14. März 2000

Abschließdatum des Internationalen Recherchenberichts

24/03/2000

Name und Postanschrift der Internationalen Recherchenbehörde

Europäisches Patentamt, P.B. 5818 Patentplan 2
NL - 2200 HV Rijswijk
Tel. (+31-70) 340-2040, Tx. 31 661 epo nl,
Fax (+31-70) 340-3016

Befullmächtigter Beauftragter

Zeisler, P

INTERNATIONALER RECHERCHENBERICHT

Info. : andere Abkürzungen

PCT/CH 99/00620

C. (Fortsetzung) : ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Beiz. Anspruch Nr.
P,X	EP 0 898 305 A (OKI ELECTRIC IND CO LTD) 24. Februar 1999 (1999-02-24) das ganze Dokument	1,5,19, 20
A	MITCHELL C: "Advancements in CSP encapsulation: Process and material", PAN PACIFIC MICROELECTRONICS SYMPOSIUM. PROCEEDINGS OF THE TECHNICAL PROGRAM, PROCEEDINGS OF PAN PACIFIC MICROELECTRONICS SYMPOSIUM, KONA, HI, USA, 10-13 FEB. 1998 , 1998, EDINA, MN, USA, SURFACE MOUNT TECHNOL. ASSOC, USA, PAGE(S) 137 - 140 XP002107244 das ganze Dokument	1,19,20

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Info. Einzelne Abkürzungen

PCT/CH 99/00620

Im Recherchenbericht angeführtes Patendokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
US 5659952 A	26-08-1997	AU 3592895 A	09-04-1996
		EP 0800754 A	15-10-1997
		JP 10506236 T	16-06-1998
		WO 9609746 A	28-03-1996
		US 5915170 A	22-06-1999
		US 5706174 A	06-01-1998
		US 6012224 A	11-01-2000
WO 9733312 A	12-09-1997	US 5834339 A	10-11-1998
		US 5776796 A	07-07-1998
		AU 2063097 A	22-09-1998
EP 0886313 A	23-12-1998	WO 9825302 A	11-06-1998
		JP 10223805 A	21-08-1998
EP 0898305 A	24-02-1999	JP 11067834 A	09-03-1999